DOI: 10.15514/ISPRAS-2025-37(3)-2

Контроль комбинационных схем по двум диагностическим признакам на основе логической коррекции сигналов с использованием свойств кодов Хэмминга

Д.В. Ефанов, ORCID: 0000-0002-4563-6411 <TrES-4b@yandex.ru>

Санкт-Петербургский политехнический университет Петра Великого,
Россия, 195251, г. Санкт-Петербург, ул. Политехническая, д. 29, литера Б.
Российский университет транспорта,
Россия, 127994, ГСП-4, г. Москва, ул Образцова, д. 9, стр. 9.

Аннотация. Описывается метод синтеза самопроверяемых цифровых устройств с улучшенными показателями контролепригодности, основанный на синтезе схем встроенного контроля путем логической коррекции сигналов и применении кода Хэмминга (7, 4) с контролем вычислений по двум диагностическим признакам. В качестве признаков используется принадлежность кодовых слов коду (7, 4) и самодвойственность каждой функции, описывающей информационные и проверочные символы кода. Представлены «базовая» структура организации схемы встроенного контроля для семивыходного комбинационного устройства, в которой используются типовые блоки (кроме блока вычисления функций логической коррекции) и алгоритм синтеза блока вычисления функций логической коррекции, отвечающего условиям обеспечения самодвойственности формируемых сигналов и принадлежности кодовых слов коду (7, 4). Исследованы особенности применения «базовой» структуры организации схем встроенного контроля при контроле вычислений устройствами с числом выходов $n > 7$. С ростом n показатели сложности технической реализации типовых компонентов отдельных схем встроенного контроля уменьшаются в сравнении с традиционным методом дублирования, однако за счет роста сложности компаратора общие показатели сложности их технической реализации, наоборот, растут. Это приводит к уменьшению роста «запаса эффективности по структурной избыточности» предлагаемого метода с ростом n. Эффективность применения представленного метода по сравнению с дублированием может быть достигнута при существенном уменьшении показателей сложности отдельных блоков вычисления функций логической коррекции (с учетом возможностей по совместной оптимизации их структур). Предварительная оценка позволяет рекомендовать использование разработанного метода для частных случаев объектов диагностирования с небольшим числом выходов (не более 30). В каждом конкретном случае, однако, нужно проводить оценку эффективности по сравнению с дублированием. В сравнении с дублированием по показателю контролепригодности метод оказывается более выигрышным, поскольку дает возможность более просто обеспечивать формирование тестов для элементов схемы встроенного контроля, чем при использовании дублирования и позволяет достигать их формирования даже в тех случаях, когда это невозможно при дублировании. Предложенный метод синтеза самопроверяемых устройств может рассматриваться при проектировании высоконадежных цифровых систем на современной элементной базе.

Ключевые слова: самопроверяемая комбинационная схема; контроль по двум диагностическим признакам; коды Хэмминга с самодвойственными функциями, описывающими проверочные символы; логическая коррекция сигналов; структурная избыточность самопроверяемых схем.

Для цитирования: Ефанов Д.В. Контроль комбинационных схем по двум диагностическим признакам на основе логической коррекции сигналов с использованием свойств кодов Хэмминга. Труды ИСП РАН, том 37, вып. 3, 2025 г., стр. 19–38. DOI: 10.15514/ISPRAS–2025–37(3)–2.

Control of Combinational Circuits by Two Diagnostic Criteria Based on Boolean Signal Correction Using the Hamming Codes Properties

D.V. Efanov, ORCID: 0000-0002-4563-6411<*TrES-4b@yandex.ru*>

Peter the Great Saint Petersburg Polytechnic University,
litera B, 29, Politekhnicheskaya st., St. Petersburg, 195251, Russia.
Russian University of Transport,
building 9, 9, Obraztsova str. Moscow, GSP-4, 127994, Russia.

Abstract. A method for synthesizing self-checking digital devices with improved testability indicators is described. The method is based on the concurrent error-detection circuit synthesis by signals Boolean correction and the Hamming code (7, 4) with control of calculations according to two diagnostic criteria. The attributes used are the belonging of code words to the code (7, 4) and the self-duality of each function describing the data and checking bits of the code. The concurrent error-detection circuit basic structure for a seven-output combinational device is giving. The structure uses standard blocks, apart from the Boolean correction function calculation block. An algorithm has been developed for the Boolean correction function calculation block synthesis that meets the conditions for ensuring the self-duality of the generated signals and the belonging of code words (7, 4) to code. The application features of the basic structure are studied. It is shown that as n increases, the technical implementation complexity of individual concurrent error-detection circuit standard components decreases in comparison with the traditional duplication method. However, due to the increase in the complexity of the comparator, the overall complexity indicators of their technical implementation are growing. This leads to a decrease in the growth of the "efficiency margin for structural redundancy" of the proposed method as *n* increases. Thus, the effectiveness of using the presented method compared to duplication can be achieved with a significant reduction in the complexity of individual Boolean correction function calculation blocks (considering the possibilities for joint optimization of their structures). A preliminary assessment allows to recommend the developed method for special cases of diagnostic objects with a small number of outputs (no more than 30). On a case-by-case basis, effectiveness versus duplication must be assessed. In comparison with duplication in terms of testability, the method turns out to be more advantageous, since it makes it possible to ensure the tests formation more easily for concurrent error-detection circuit elements than when using duplication and makes it possible to achieve their formation even in cases where this is impossible with duplication. The proposed method for synthesizing self-checking devices can be considered when designing highly reliable digital systems on a modern element base.

Keywords: self-checking combinational circuit; calculation control based on two diagnostic criteria; Hamming codes with self-dual complement describing check bits; Boolean signal correction; self-checking circuits structure redundancy.

For citation: Efanov D.V. Control of Combinational Circuits by Two Diagnostic Criteria Based on Boolean Signal Correction Using the Hamming Codes Properties. Trudy ISP RAN/Proc. ISP RAS, vol. 37, issue 3, 2025. pp. 19-38 (in Russian). DOI: 10.15514/ISPRAS-2025-37(3)-2.

1. Введение

Применению классических кодов Хэмминга [1] при синтезе высоконадежных цифровых устройств и систем посвящено большое количество работ, например, работы [2-5].

Одной из особенностей классических кодов Хэмминга является то, что при числе разрядов в кодовых словах $n = m + k = 3 + 4l$, $l \in \mathbb{N}_0$, где m и k – число информационных и проверочных символов в кодовом слове, все их проверочные символы описываются самодвойственными булевыми функциями [6]. Это свойство позволяет использовать коды Хэмминга при организации контроля вычислений в цифровых устройствах по признаку самодвойственности сигналов в определенных контрольных точках. При этом одновременно можно учитывать и характеристики обнаружения кодами Хэмминга ошибок в кодовых словах [7, 8] и отдельно в информационных векторах, что актуально в тех приложениях, в которых информационные и проверочные символы формируются физически различными устройствами [9, 10]. Контроль вычислений в определенных точках логических схем по двум диагностическим признакам позволяет синтезировать самопроверяемые цифровые

устройства с высокими показателями контролепригодности [11].

Эффективным при синтезе самопроверяемых устройств является использование кодов, у которых проверочные символы описываются самодвойственными булевыми функциями. Это позволяет использовать логическую коррекцию сигналов (ЛКС) при синтезе СВК [12-15]. Использование ЛКС дает возможность сочетания двух диагностических признаков для их учета в схеме встроенного контроля (СВК). В [16] описано использование при синтезе СВК на основе ЛКС равновесных кодов «2 из 4» и показана принципиальная возможность применения в этих целях любых равновесных кодов «w из $2w$», где w – вес кодового слова. В [17] в структуре СВК на основе ЛКС и применения равновесных кодов «2 из 4» добавлена схема сжатия сигналов от объекта диагностирования, которая может быть использована для уменьшения числа наблюдаемых выходов объекта диагностирования. Аналогично при синтезе СВК на основе ЛКС могут быть использованы и коды Хэмминга, проверочные символы которых описываются самодвойственными булевыми функциями.

Целью настоящей статьи является описание особенностей синтеза СВК на основе ЛКС и одного частного случая кодов Хэмминга – кода (7, 4), где первое число указывает на количество символов в кодовом слове, а второе – на число информационных среди них.

2. Контроль вычислений по двум диагностическим признакам

При организации СВК повсеместно применяют традиционную структуру. Принципы ее реализации основаны на дополнении информационного вектора, с которым отождествляют выходы контролируемого устройства, контрольным вектором таким образом, чтобы кодовое слово принадлежало заранее выбранному двоичному равномерному коду и, в том числе, коду Хэмминга [18, 19]. В этом случае информационные и проверочные символы кодовых слов вычисляются физически различными устройствами. Учитывая характеристики обнаружения ошибок в информационных символах при безошибочности проверочных символов, можно синтезировать полностью самопроверяемые структуры [20].

Недостатком традиционного подхода к синтезу СВК является то, что для выбранного равномерного кода при реализации СВК нет возможности гибкого влияния на характеристики конечного устройства. Это связано с однозначным соответствием всех информационных векторов, формируемых на каждой из входных комбинаций, контрольным векторам выбранного кода и, как следствие, с использованием только одной из форм представления булевых функций, описывающих блок вычисления функций логической коррекции, формирующий значения проверочных символов. Бóльшую гибкость в части влияния на показатели эффективности СВК проектировщику самопроверяемого устройства дает подход, основанный на ЛКС [12, 13]. При этом, как отмечалось выше, можно не просто учитывать свойства обнаружения ошибок применяемыми при синтезе СВК кодами, но и особенности булевых функций, описывающих информационные и проверочные символы.

На рис. 1 изображена структура организации СВК на основе ЛКС с применением кодов Хэмминга (7, 4). Она подразумевает организацию контроля вычислений по двум диагностическим признакам: принадлежности формируемых в СВК кодовых слов коду (7, 4) и принадлежности каждой функции, описывающей информационные и проверочные символы, классу самодвойственных булевых функций. Естественно, это частный случай, при котором реализуется некоторая «базовая» структура для семивыходного исходного объекта диагностирования. Ее можно применять при синтезе СВК для многовыходных устройств с контролем вычислений по группам выходов.

Следует предварительно отметить, что структура, приведенная на рис. 1, отличается от исследованных ранее (см., например, [6]), тем, что организуется для исходных объектов с произвольными структурами (как самодвойственными, так и несамодвойственными) и подразумевает коррекцию выходных функций объекта диагностирования таким образом, чтобы на выходах блока коррекции сигналов формировались кодовые слова кода (7, 4). В

этом случае следует учитывать свойства обнаружения ошибок кодами Хэмминга во всех символах кодовых слов [7, 8], а не только в информационных, что актуально для традиционного подхода к синтезу СВК [9, 10].

СВК организована следующим образом. От объекта диагностирования $F(X)$ в СВК поступает семь сигналов с выходов $f_1(X)$, $f_2(X)$, …, $f_7(X)$, где $<X> = <x_t\ x_{t-1}\ \dots\ x_2\ x_1>$ – наборы значений аргументов (входные комбинации). Они попадают в блок коррекции сигналов (БКС), образованный каскадом двухвходовых элементов *XOR*. Каждый сигнал от объекта диагностирования поступает на первые входы элементов преобразования в БКС. На вторые входы данных элементов поступают сигналы от блока вычисления функций логической коррекции $G(X)$, проектируемого таким образом, чтобы выходные сигналы с БКС $h_1(X)$, $h_2(X)$, …, $h_7(X)$ позволяли на каждом входном воздействии на устройство с СВК формировать кодовые слова кода (7, 4). Такое преобразование возможно всегда и позволяет на каждой входной комбинации «настроить» формирование требуемого кодового слова на выходах БКС. При синтезе СВК по структуре, изображенной на рис. 1, как раз необходимо учитывать формирование определенных кодовых слов кода (7, 4).

Поскольку требуется контроль вычислений по двум диагностическим признакам, одним из которых является самодвойственность вычисляемых функций, для работы самопроверяемого устройства применяется импульсный режим. Он реализуется при использовании генератора прямоугольных импульсов G и каскада входных элементов *XOR* для устройства $F(X)$. В таком случае логический 0 и логическая 1 представляются в виде последовательностей прямоугольных импульсов: 0 – 0101…01, 1 – 1010…10. Комбинации же на входы системы подаются парами: прямое воздействие и воздействие, где все сигналы инвертированы (прямая и инверсная комбинации). Первое является рабочим, а второе – тестовым. Другими словами, если обозначить входную комбинацию соответствующим ей десятичным числом p, то ее парой будет число $2^t - 1 - p$, где $p \in \{0, 1, ..., 2^t - 1\}$. При построении СВК учитывается то, что на входы подается полное множество наборов входных комбинаций, которые разбиваются на 2^{t-1} пар, при поступлении каждой из которых на входы устройства требуется сформировать в СВК на выходе БКС такие кодовые слова кода (7, 4), которые будут отличаться во всех разрядах (также прямые и инверсные кодовые слова).

Для проверки корректности сигналов в процессе эксплуатации устройства используется специальный модуль контроля вычислений (МКВ). Он содержит подсхему контроля принадлежности формируемых кодовых слов коду (7, 4) и подсхему контроля самодвойственности каждой функции. Для контроля принадлежности кодовых слов коду (7, 4) устанавливаются каскад инверторов сигналов, которые соответствуют проверочным символам кода (сигналы $h_1(X)$, $h_2(X)$, $h_3(X)$), а также тестер, включающий в себя кодер $G(F)$, где $<F>=<f_7(X)\ \ f_6(X)\ \dots\ f_1(X)>$, и компаратор для трех пар сигналов – 3*TRC*1, образованный двумя элементарными модулями сжатия парафазных сигналов *TRC* [21]. Для контроля вычислений по признаку самодвойственности устанавливается блок 7*SDC*1 – тестер самодвойственности для семи самодвойственных сигналов. Он строится на основе схемы сжатия самодвойственных сигналов (см. рис. 4.5 и 4.8 в [22]) и одного тестера самодвойственности. Выходы обеих подсхем контроля объединяются на входах одного модуля *TRC*, что обеспечивает наблюдение одного контрольного сигнала.

Добавим здесь, что инверторы, установленные на верхних входах 3*TRC*1, могут быть «опущены» на выходы $g_1(X)$, $g_2(X)$, $g_3(X)$ блока $G(X)$. То есть, он может быть сразу синтезирован таким образом, чтобы реализовывались инверсные значения тем, которые требуется записывать в разряды контрольных векторов кода (7, 4).

В структуре, данной на рис. 1, все элементы СВК, кроме блока $G(X)$, являются типовыми и имеют единственную реализацию в выбранном элементном базисе.

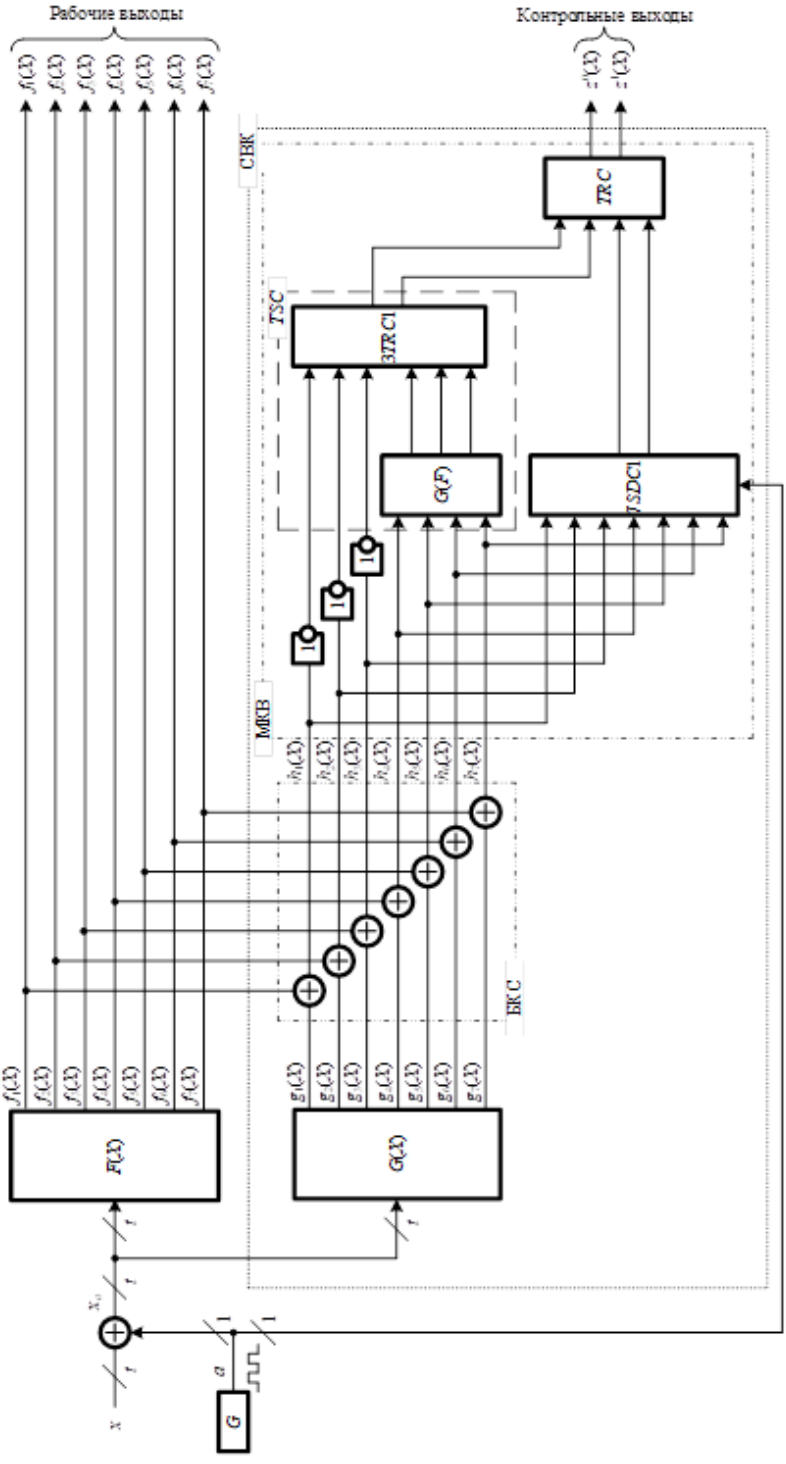

Рис. 1. Структурная схема самопроверяемого устройства с контролем вычислений по двум диагностическим признакам.

Fig. 1. Block diagram of a self-checking device with control of calculations based on two diagnostic features.

Коды Хэмминга строятся с использованием следующей проверочной матрицы [20]:

$$\begin{pmatrix} & & & h_4 & & h_5 & h_6 & h_7 \\ h_3 & 0 & 0 & 0 & 1 & 1 & 1 & 1 \\ h_2 & 0 & 1 & 1 & 0 & 0 & 1 & 1 \\ h_1 & 1 & 0 & 1 & 0 & 1 & 0 & 1 \end{pmatrix}. \quad (1)$$

Проверочные символы кода (7, 4) описываются функциями:

$$\begin{cases} h_1 = h_4 \oplus h_5 \oplus h_7; \\ h_2 = h_4 \oplus h_6 \oplus h_7; \\ h_3 = h_5 \oplus h_6 \oplus h_7. \end{cases} \quad (2)$$

Другими словами, кодер $G(F)$ реализует систему (2).

Остальные элементы структуры, приведенной на рис. 1, за исключением блоков $G(F)$ и 7*SDC*1 (о них речь пойдет далее), имеют понятные структуры.

Введем в рассмотрение метрику, которая позволит сравнивать синтезируемые по предложенной структуре самопроверяемые устройства с устройствами, синтезированными иначе. Рассмотрим здесь один показатель – показатель структурной избыточности для самопроверяемого устройства. Для разрабатываемых методов синтеза самопроверяемых цифровых устройств принято производить оценку структурной избыточности в сравнении с типовым методом дублирования [23]. Здесь и далее будем использовать метрику библиотеки stdcell2_2.genlib и инструмент работы с логическими устройствами SIS [24, 25]. В рассматриваемой библиотеке функциональных элементов введен показатель сложности реализации в условных единицах, имеющий корреляцию с площадью, занимаемой устройством на кристалле. Например, в табл. 1 приведены значения показателя сложности реализации для простейших элементов. С использованием данных этой таблицы можно оценить сложность реализации структуры рис. 1.

Табл. 1. Показатели сложности реализации простейших элементов.
Table 1. Indicators of the complexity of implementing the simplest gates.

Функциональный элемент	Обозначение	Показатель сложности реализации, в усл. ед.
НЕ (NOR)	L_{NOR}	16
2И (2AND)	L_{2AND}	32
3И (3AND)	L_{3AND}	40
2ИЛИ (2OR)	L_{2OR}	32
3ИЛИ (3OR)	L_{3OR}	40
XOR	L_{XOR}	40

Здесь следует пояснить, какие именно рассматриваются далее устройства $G(F)$ и 7*SDC*1, так как их реализовать можно по-разному. Кодер $G(F)$ реализуется по системе функций (2) на пяти элементах *XOR*. Устройство же 7*SDC*1 включает в себя схему сжатия семи самодвойственных сигналов в один (такая схема реализуется из трех трехвходовых элементов *XOR* по структуре рис. 8 из [26]), а также тестер самодвойственного сигнала (см. рис. 2 из [6]). Теперь, зная состав МКВ, можно оценить показатель сложности его реализации в выбранной метрике библиотеки stdcell2_2.genlib.

Структура самопроверяемого устройства на основе дублирования приведена, например, в [18, 22]. Определим показатель сложности реализации неизменяемой части СВК на основе дублирования. В ней используется компаратор 7*TRC*1, синтезируемый на основе шести элементарных модулей *TRC*. Возьмем структуру *TRC*, состоящую из 6 элементов 2ИЛИ и 2И с показателем сложности реализации L_{TRC} = 192 усл. ед. Тогда сложность компаратора будет

оценена величиной L_{7TRC1} = 1152 усл. ед. Показатель сложности каскада из семи инверторов будет равен 112 усл. ед. Таким образом, сложность неизменяемой части структуры дублирования будет оцениваться величиной 1264 усл. ед.

Неизменяемая часть структуры на основе ЛКС с применением кода (7, 4) содержит в себе БКС и МКВ. Показатель сложности БКС, состоящего из семи элементов *XOR*, равен 280 усл. ед. Показатель сложности МКВ складывается из показателя сложности кодера $L_{G(F)}$ = 200 усл. ед., L_{3TRC1} = 384 усл. ед., L_{7SDC1} = 240 усл. ед. (каждый трехвходовый *XOR* имеет показатель сложности, равный 80 усл. ед.), L_{SDC} = 96 усл. ед., показатель сложности трех инверторов – 48 усл. ед. и L_{TRC} = 192 усл. ед. Итого, показатель сложности реализации МКВ составляет 1160 усл. ед., а всей неизменяемой части СВК на основе ЛКС с применением кода (7, 4) – 1440 усл. ед.

Показатель сложности самопроверяемого устройства, синтезируемого на основе дублирования для семивыходного устройства, определяется по формуле:

$$L_D = 2L_{F(X)} + 7L_{NOT} + 6L_{TRC} = 2L_{F(X)} + 112 + 1152 = 2L_{F(X)} + 1264. \quad (3)$$

Показатель сложности самопроверяемого устройства на основе ЛКС с применением кода (7, 4) для семивыходного устройства вычисляют по формуле:

$$L_{BC} = L_{F(X)} + L_{G(X)} + L_{CCM} + 7L_{XOR} = L_{F(X)} + L_{G(X)} + 1160 + 280 = L_{F(X)} + L_{G(X)} + 1440. \quad (4)$$

Из сравнения (3) и (4) следует, что самопроверяемое устройство, синтезированное на основе ЛКС с применением кода (7, 4), будет эффективнее самопроверяемого устройства, синтезированного на основе дублирования, при условии:

$$\Delta = L_D - L_{BC} > 0,$$
$$\Delta = \left(2L_{F(X)} + 1264\right) - \left(L_{F(X)} + L_{G(X)} + 1440\right) = L_{F(X)} - L_{G(X)} - 176 > 0 \Leftrightarrow L_{F(X)} > L_{G(X)} + 176. \quad (5)$$

Таким образом, для «выигрыша» в показателе сложности технической реализации по сравнению с дублированием при синтезе СВК нужно получить такую структуру блока $G(X)$, для которой показатель сложности реализации:

$$L_{G(X)} < L_{F(X)} - 176. \quad (6)$$

За счет использования ЛКС это возможно. Покажем это далее на примере.

3. Принципы синтеза схем встроенного контроля

Синтез самопроверяемой СВК по структуре рис. 1 имеет ряд особенностей, которые продемонстрируем на примере. Рассмотрим объект диагностирования комбинационного типа, работа которого задается табл. 2 (см. графы x_1 … x_4 и $f_1(X)$ … $f_7(X)$).

При синтезе СВК требуется обеспечить проверяемость блока вычисления функций логической коррекции $G(X)$, то есть неисправности его внутренней структуры должны вызывать искажения на выходах хотя бы на одной входной комбинации (или пары комбинаций, поскольку имеется подсхема контроля самодвойственности сигналов) [27]. Более того, в структуре СВК все элементы являются типовыми, кроме блока $G(X)$. Поэтому задачей синтеза является как раз получение логических выражений, описывающих данный блок. Для обеспечения самопроверяемости неизменной части СВК требуется тестировать каждый из элементов *XOR* в БКС и все компоненты МКВ. Наиболее сложной является задача тестирования компаратора в структуре тестера, что требует формирования полного множества контрольных векторов кода (7, 4). Для тестируемости элементов *XOR* также требуется подача полного множества комбинаций на их входы. Кроме обозначенных особенностей следует учесть еще одну, проявляющуюся именно в структурах с контролем вычислений по признаку самодвойственности сигналов: при синтезе блока $G(X)$ необходимо обеспечить формирование прямого и инверсного кодовых слов на противоположных

комбинациях. Синтез СВК по следующему алгоритму позволяет решить поставленную задачу (опишем его по шагам).

Табл. 2. Описание работы самопроверяемого устройства на линиях схемы.
Table 2. Description of the operation of a self-checking device on circuit lines.

№	x_4	x_3	x_2	x_1	$f_7(X)$	$f_6(X)$	$f_5(X)$	$f_4(X)$	$f_3(X)$	$f_2(X)$	$f_1(X)$	$h_7(X)$	$h_6(X)$	$h_5(X)$	$h_4(X)$	$h_3(X)$	$h_2(X)$	$h_1(X)$	$g_7(X)$	$g_6(X)$	$g_5(X)$	$g_4(X)$	$g_3(X)$	$g_2(X)$	$g_1(X)$
0	0	0	0	0	0	0	1	1	0	1	0	0	0	0	0	0	0	0	0	0	1	1	0	1	0
1	0	0	0	1	0	1	1	0	0	1	1	0	0	0	0	0	0	0	0	1	1	0	0	1	1
2	0	0	1	0	1	0	0	0	1	1	1	0	0	0	1	0	1	1	1	0	0	1	1	0	0
3	0	0	1	1	1	1	0	1	1	1	0	0	0	0	1	0	1	1	1	1	0	0	1	0	1
4	0	1	0	0	0	0	1	1	1	0	1	0	0	1	0	1	0	1	0	0	0	1	0	0	0
5	0	1	0	1	0	0	1	0	0	0	0	0	0	1	0	1	0	1	0	0	0	0	1	0	1
6	0	1	1	0	1	0	0	0	0	1	0	0	0	1	1	1	1	0	1	0	1	1	1	0	0
7	0	1	1	1	1	0	0	1	0	1	1	0	0	1	1	1	1	0	1	0	1	0	1	0	1
8	1	0	0	0	1	1	1	0	0	0	1	1	1	0	0	0	0	1	0	0	1	0	0	0	0
9	1	0	0	1	1	1	0	1	0	0	1	1	1	0	0	0	0	1	0	0	0	1	0	0	0
10	1	0	1	0	0	0	0	1	0	1	0	1	1	0	1	0	1	0	1	1	0	0	0	0	0
11	1	0	1	1	1	0	0	0	0	0	0	1	1	0	1	0	1	0	0	1	0	1	0	1	0
12	1	1	0	0	1	0	0	0	1	0	0	1	1	1	0	1	0	0	0	1	1	0	0	0	0
13	1	1	0	1	1	0	0	0	0	1	1	1	1	1	0	1	0	0	0	1	1	0	1	1	1
14	1	1	1	0	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	0	0	0	1	0	0
15	1	1	1	1	1	0	1	1	1	0	0	1	1	1	1	1	1	1	0	1	0	0	0	1	1

Шаг 1. *Расширение таблицы описания устройства.*

На данном этапе таблица истинности, описывающая логику работы устройства, расширяется, куда добавляются столбцы функций $h_1(X)$ … $h_7(X)$ и $g_1(X)$ … $g_7(X)$. Значения данных функций считаются не определенными на первом шаге алгоритма. Функции логической коррекции получаются по формуле: $g_i(X) = f_i(X) \oplus h_i(X), i = \overline{1,7}.$ Поэтому их значения формируются однозначно, исходя из заполняемых значений сигналов в столбцах $h_1(X)$ … $h_7(X)$.

Шаг 2. *Заполнение столбцов* $h_1(X)$ … $h_7(X)$.

На каждой входной комбинации векторы $<h_7(X)\, h_6(X)$ … $h_2(X)\, h_1(X)>$ должны быть доопределены так, чтобы было сформировано кодовое слово, принадлежащее коду (7, 4). В противном случае подсхема контроля принадлежности кодовых слов коду (7, 4) не будет работать корректно.

Среди столбцов $h_1(X)$ … $h_7(X)$ имеются столбцы, соответствующие информационным и проверочным символам кода (7, 4). Будем выделять информационные и проверочные символы в информационный и контрольный векторы: информационный вектор $<h_7(X)\, h_6(X)\, h_5(X)\, h_4(X)>$ и контрольный вектор $<h_3(X)\, h_2(X)\, h_1(X)>$.

При заполнении столбцов $h_4(X)$, $h_5(X)$, $h_6(X)$, $h_7(X)$ значения в столбцах $h_1(X)$, $h_2(X)$, $h_3(X)$ доопределяются однозначно. Другими словами, при заполнении столбцов, соответствующих информационным символам, оставшиеся столбцы, соответствующие проверочным символам, будут заполнены «автоматически».

Также необходимо на прямой и инверсной входных комбинациях формировать прямое и инверсное кодовые слова кода (7, 4). Поэтому достаточно заполнить столбцы $h_1(X)$ … $h_7(X)$ только на первой половине таблицы – на входных комбинациях, соответствующих строкам с номерами $0, 1, ..., 2^t - 1$. Оставшаяся часть таблицы заполняется «антисимметрично».

Заполнение можно осуществлять построчно, аналогично тому, как это сделано в [28] при синтезе СВК на основе ЛКС с применением кодов Боуза – Лина и преобразованием всех функций объекта диагностирования в БКС. При этом на каждом шаге заполнения следует проверять и запоминать формируемые проверочные комбинации для элементов СВК.

Будем рассматривать последовательно заполнение строк таблицы с номерами $0, 1, ..., 2^t - 1$ и соответствующим образом доопределять значения сигналов на инверсных комбинациях, а также проверять формирование тестовых комбинаций. Для заполнения используем табл. 3, в которой приведено распределение всех информационных векторов кода (7, 4) на группы, соответствующие контрольным векторам.

Табл. 3. Распределение информационных векторов кода (7, 4) между контрольными векторами.
Table 3. Distribution of data vectors code (7, 4) between check vectors.

Контрольные векторы							
000	001	010	011	100	101	110	111
Информационные векторы							
0000	1011	1010	0001	1001	0010	0011	1000
0111	1100	1101	0110	1110	0101	0100	1111

Будем доопределять значения сигналов следующим образом. На первой половине таблицы, на строках с номерами $0, 1, ..., 2^t - 1$, сгенерируем по четыре раза произвольные комбинации с четырьмя контрольными векторами с весами r=0 и r=2. Тогда на инверсных им комбинациях будут сгенерированы инверсные кодовые слова кода (7, 4), в которых веса контрольных векторов будут равны r=1 и r=3. Однозначно на всех входных комбинациях сгенерируются кодовые слова кода (7, 4) и по четыре раза будет присутствовать каждый из контрольных векторов.

Шаг 3. *Проверка формирования теста для элементов XOR.*

Выполнив такое доопределение, проверим формирование тестовых комбинаций для элементов *XOR* [29]. Построчная проверка столбцов f_i и g_i при одинаковых $i = \overline{1, 7}$ говорит о том, что тесты для всех элементов *XOR* формируются (табл. 4).

Если же тест для какого-либо из элементов не формируется, то требуется поменять сигналы при доопределении для нескольких строк с учетом необходимости получения требуемой комбинации для конкретного элемента *XOR*. Это делается по аналогии с методом из [30]. Вообще, не для любого устройства можно достигнуть формирования тестов для всех элементов *XOR* (необходимо определенное количество 1 и 0 для каждой рабочей функции объекта диагностирования на всех используемых входных комбинациях). Однако если это возможно в принципе для заданного устройства, то путем изменения способа доопределения в рассматриваемом методе можно добиться формирования полных тестов для всех элементов *XOR*. Как следует из табл. 3, число способов доопределения довольно велико, что позволяет выбрать наилучший из них по требуемым показателям реализуемого самопроверяемого устройства.

Шаг 4. *Синтез блока вычисления функций логической коррекции*

Далее остается синтезировать блок $G(X)$ в выбранном элементном базисе. Данная задача является тривиальной, решается известными методами [31] и здесь не рассматривается. Используя SIS и библиотеку stdcell2_2.genlib, получаем следующие оценки сложности технической реализации.

Сложность блока $F(X)$ до оптимизации оценивается величиной 1248 усл. ед., а после оптимизации процедурой full_simplify – 1032 усл. ед.

Сложность блока $G(X)$ до оптимизации оценивается величиной 968 усл. ед., а после оптимизации процедурой full_simplify – 792 усл. ед.

Табл. 4. Тестовые комбинации для элементов преобразования в БКС.
Table 4. Check combinations for conversion elements in the signal correction block.

№	XOR_7		XOR_6		XOR_5		XOR_4		XOR_3		XOR_2		XOR_1	
	$f_7(X)$	$g_7(X)$	$f_6(X)$	$g_6(X)$	$f_5(X)$	$g_5(X)$	$f_4(X)$	$g_4(X)$	$f_3(X)$	$g_3(X)$	$f_2(X)$	$g_2(X)$	$f_1(X)$	$g_1(X)$
0	0	0	0	0	1	1	1	1	0	0	1	1	0	0
1	0	0	1	1	1	1	0	0	0	0	1	1	1	1
2	1	1	0	0	0	0	0	1	1	1	1	0	1	0
3	1	1	1	1	0	0	1	0	1	1	1	0	0	1
4	0	0	0	0	1	0	1	1	1	0	0	0	1	0
5	0	0	0	0	1	0	0	0	0	1	0	0	0	1
6	1	1	0	0	0	1	0	1	0	1	1	0	0	0
7	1	1	0	0	0	1	1	0	0	1	1	0	1	1
8	1	0	1	0	1	1	0	0	0	0	0	0	1	0
9	1	0	1	0	0	0	1	1	0	0	0	0	1	0
10	0	1	0	1	0	0	1	0	0	0	1	0	0	0
11	1	0	0	1	0	0	0	1	0	0	0	1	0	0
12	1	0	0	1	0	1	0	0	1	0	0	0	0	0
13	1	0	0	1	0	1	0	0	0	1	1	1	1	1
14	0	1	1	0	1	0	1	0	0	1	1	0	1	0
15	1	0	0	1	1	0	1	0	1	0	0	1	0	1

Используя формулу (6), можно показать, что самопроверяемое устройство, синтезированное на основе ЛКС с применением кода (7, 4), эффективнее устройства, синтезированного на основе дублирования, поскольку неравенство выполняется как в случае использования не оптимизированных блоков $F(X)$ и $G(X)$, оптимизированных блоков $F(X)$ и $G(X)$, так и в случае использования не оптимизированного блока $F(X)$ и оптимизированного блока $G(X)$.

Таким образом, синтезировано самопроверяемое устройство с меньшей, чем при дублировании, структурной избыточностью. Более того, в структурах на основе дублирования оказывается довольно сложной процедура обеспечения формирования теста для компаратора и, вообще, его построить удается не всегда [13]. Предложенный в настоящей статье метод позволяет добиться свойства самопроверяемости гораздо проще.

Существует большое число способов доопределения строк при рассматриваемом подходе. В структуре рис. 1 с числом разрядов t нужно доопределить сигналы на 2^{t-1} входной комбинации из полного их множества, поскольку на противоположных входных комбинациях требуется обеспечить появление противоположных значений всех функций h_i, $i=\overline{1,7}$. Также, как отмечено выше, при синтезе СВК требуется обеспечить формирование всех контрольных векторов для кодовых слов кода (7, 4) в СВК. Половина этих контрольных векторов может быть сгенерирована на входных комбинациях из первой половины таблицы. Тогда нужно на первой половине таблицы истинности хотя бы по разу сгенерировать одно из двух кодовых слов кода (7, 4) с требуемым контрольным вектором (см. табл. 3). Так как алгоритм доопределения подразумевает генерацию равномерного количества кодовых слов с одинаковыми контрольными векторами, то на $\frac{2^t}{8}=2^{t-3}$ входных комбинациях формируется каждое из кодовых слов. Каждая строка из первой группы из 2^{t-3} строк может быть доопределена C_{16}^1 способами (одним из 16 кодовых слов). Однозначно сгенерируются инверсные кодовые слова на последней группе из 2^{t-3} строк. Так будут исключены из рассмотрения 2 контрольных вектора и потребуется сформировать оставшиеся 6 контрольных векторов. «Автоматически» можно исключить по два не использованных

кодовых слова с уже «использованными» контрольными векторами (см. табл. 3). Остается 12 из 16 кодовых слов. Каждая строка из второй группы из 2^{t-3} строк может быть доопределена C_{12}^1 способами (одним из оставшихся 12 кодовых слов). Аналогично рассмотренному случаю однозначно сгенерируются инверсные кодовые слова на предпоследней группе из 2^{t-3} строк. Из рассмотрения снова будут исключены еще два контрольных вектора. Остается 8 из 16 кодовых слов. Далее каждая строка из третьей группы из 2^{t-3} строк может быть доопределена C_8^1 способами (одним из оставшихся 8 кодовых слов). И, наконец, каждая строка из четвертой группы из 2^{t-3} строк может быть доопределена C_4^1 способами (одним из оставшихся 4 кодовых слов). После этих процедур таблица будет заполнена. Итого имеем следующее число способов доопределения при равномерном заполнении кодовыми словами кода (7, 4): $N = C_{16}^1 C_{12}^1 C_8^1 C_4^1 = 16 \cdot 12 \cdot 8 \cdot 4 = 6144.$

Так что произвольное доопределение группами по 2^{t-3} строк до одного кодового слова дает более 6 тыс. способов доопределения и, соответственно, синтеза СВК, что позволяет строить СВК с различными характеристиками и выбирать среди них наилучший по требуемым показателям.

4. Исследование возможностей применения разработанного метода при увеличении числа выходов объекта диагностирования

Введем величину ε, характеризующую разницу между показателем сложности технической реализации неизменяемой части СВК на основе дублирования и аналогичным показателем для СВК на основе ЛКС с применением кода (7, 4). Назовем ее «*запасом эффективности по структурной избыточности*».

Выше, на рис. 1, приведена базовая структура организации СВК на основе ЛКС с применением кода (7, 4) для устройства с семью выходами, а в формуле (5) величина ε = – 176 усл. ед. библиотеки stdcell2_2.genlib. В общем случае же устройство может иметь произвольное число выходов *n*. Для каждого значения *n* будет свой запас устойчивости по структурной избыточности. Определим зависимости для различных случаев *n*.

Так как при построении СВК выходы устройства будут разбиваться на группы по 7 выходов в каждой, то для каждой такой группы будет обустраиваться своя СВК, выходы же нескольких СВК будут объединяться на входах самопроверяемых компараторов. Компаратор синтезируется на основе q – 1 элемента *TRC*, где q – число выделенных для контроля вычислений групп.

Введем в рассмотрение еще одну величину – ξ, характеризующую запас эффективности по структурной избыточности без учета компаратора. Это необходимо для исследования влияющих на структурную избыточность параметров.

Также рассмотрим семь типичных случаев по числу выходов *n*, характеризуемых величинами $r=n(\mathrm{mod}7)$: $r \in \{0, 1, \ldots, 6\}$.

Найдем закономерности, проявляющиеся при увеличении числа *n* с учетом получаемых чисел $r=n(\mathrm{mod}7)$: $r \in \{0, 1, \ldots, 6\}$. Будем наименьший неотрицательный вычет *r* приписывать к величинам ξ и ε в виде верхнего индекса: ξ^r и ε^r.

Рассмотрим случай $n(\mathrm{mod}7)=0$. Это наилучший случай с позиции сравнения с дублированием, поскольку все выходы устройства присутствуют только в одной из контролируемых групп.

В общем случае сложность структуры на основе дублирования определяется величиной:

$$L_D = 2L_{F(X)} + nL_{NOT} + (n-1)L_{TRC} = 2L_{F(X)} + 16n + 192(n-1) = 2L_{F(X)} + 208n - 192. \quad (7)$$

Показатель сложности структуры на основе ЛКС и кода (7, 4) в общем случае имеет вид:

$$L_{BC} = L_{F(X)} + L_{G(X)} + \left\lceil \frac{n}{7} \right\rceil L_{CCM} + \left\lceil \frac{n}{7} \right\rceil (7L_{XOR}) + \left(\left\lceil \frac{n}{7} \right\rceil - 1 \right) L_{TRC} =$$
$$= L_{F(X)} + L_{G(X)} + 1160 \cdot \left\lceil \frac{n}{7} \right\rceil + 280 \cdot \left\lceil \frac{n}{7} \right\rceil + 192 \cdot \left\lceil \frac{n}{7} \right\rceil - 192. \quad (8)$$

Вычтем из (7) выражение (8):

$$\Delta = L_D - L_{BC} = \left(2L_{F(X)} + 208n - 192 \right) -$$
$$- \left(L_{F(X)} + L_{G(X)} + 1160 \cdot \left\lceil \frac{n}{7} \right\rceil + 280 \cdot \left\lceil \frac{n}{7} \right\rceil + 192 \cdot \left\lceil \frac{n}{7} \right\rceil - 192 \right) = \quad (9)$$
$$= L_{F(X)} - L_{G(X)} + 208n - 1632 \cdot \left\lceil \frac{n}{7} \right\rceil.$$

Из формулы (9) следует, что

$$\xi = 208n - 1632 \cdot \left\lceil \frac{n}{7} \right\rceil. \quad (10)$$

Исключим в формуле (8) величину показателя сложности компаратора. Тогда можно выделить следующую величину

$$\varepsilon = 208n - 1440 \cdot \left\lceil \frac{n}{7} \right\rceil - 192. \quad (11)$$

Теперь перейдем к рассмотрению частных случаев вычисления величин (11) и (10).

Итак, обратим внимание на величины ξ^r и ε^r, для которых $r=n(\mathrm{mod}7)$: $r \in \{0, 1, \ldots, 6\}$.

Положим $j = \left\lceil \frac{n}{7} \right\rceil$. Имеем следующие формулы, описывающие все возможные случаи для ξ^r и ε^r, представленные в табл. 5.

Из табл. 5 следует, что величины ε^r при увеличении j будут возрастать, достигнув сначала 0, а затем – увеличиваясь. Другими словами, с ростом j и, как следствие, n, запас эффективности по структурной избыточности без учета компаратора будет расти. При отсутствии в СВК на основе ЛКС с применением кода (7, 4) компаратора для отдельных подсхем контроля эффективности по показателям структурной избыточности в сравнении с дублированием достичь гораздо проще. Более того, запас эффективности по данному показателю с ростом n только растет. Однако значение величины ξ^r с ростом j будет всё больше и больше уменьшаться. Отсюда становится понятным, что общий запас эффективности по структурной избыточности с ростом j и, как следствие, n, будет уменьшаться. Весомое значение в общем уменьшении показателя эффективности по структурной избыточности как раз имеет компаратор.

В табл. 6 приведены расчеты для некоторых значений n, а на рис. 2 и 3 графически представлены зависимости величин ε^r и ξ^r для малых значений j, по которым прослеживаются закономерности изменения, в том числе, скорость их роста (уменьшения).

Из анализа данных табл. 6 становится очевидным то, что при больших значениях числа выходов у объекта диагностирования дублирование будет обладать существенным запасом эффективности по структурной избыточности по сравнению с рассматриваемым методом. Даже для случаев с n = 7…27 при самом «удачном» варианте мы видим отрицательный запас эффективности по структурной избыточности предлагаемого метода по сравнению с дублированием. Этот отрицательный запас «отыгрывается» при выборе структуры блока $G(X)$, но только в том случае, если реализация блока $F(X)$ не оказывается оптимальной или

квазиоптимальной для рассматриваемого количества булевых функций. В каждом отдельном случае синтеза блока $G(X)$ после оптимизации его структуры и определения показателей структурной избыточности потребуется сравнение с аналогичными показателями для стандартного метода дублирования. Ясно, что в ряде случаев предлагаемый метод не даст эффекта с позиции структурной избыточности по сравнению с дублированием.

Табл. 5. Формулы вычисления величин ξ^r и ε^r.
Table 5. Formulas for calculating the quantities ξ^r and ε^r.

r	ε^r, усл. ед.	ξ^r, усл. ед.
0	$\varepsilon^0 = 208 \cdot 7j - 1440j - 192 = 16j - 192$	$\xi^0 = 208 \cdot 7j - 1632j = -176j$
1	$\varepsilon^1 = 16(j+1) - 192 - 208 \cdot (7-1) = 16j - 1424$	$\xi^1 = -176(j+1) - 208 \cdot (7-1) = -176j - 1424$
2	$\varepsilon^2 = 16(j+1) - 192 - 208 \cdot (7-2) = 16j - 1216$	$\xi^2 = -176(j+1) - 208 \cdot (7-2) = -176j - 1216$
3	$\varepsilon^3 = 16(j+1) - 192 - 208 \cdot (7-3) = 16j - 1008$	$\xi^3 = -176(j+1) - 208 \cdot (7-3) = -176j - 1008$
4	$\varepsilon^4 = 16(j+1) - 192 - 208 \cdot (7-4) = 16j - 800$	$\xi^4 = -176(j+1) - 208 \cdot (7-4) = -176j - 800$
5	$\varepsilon^5 = 16(j+1) - 192 - 208 \cdot (7-5) = 16j - 592$	$\xi^5 = -176(j+1) - 208 \cdot (7-5) = -176j - 592$
6	$\varepsilon^6 = 16(j+1) - 192 - 208 \cdot (7-6) = 16j - 384$	$\xi^6 = -176(j+1) - 208 \cdot (7-6) = -176j - 384$

Оценочно можно рекомендовать использование разработанного метода для частных случаев объектов диагностирования с небольшим числом выходов (не более 30). При этом метод может оказаться эффективным и для объектов диагностирования с бóльшим числом выходов, обладающих определенной сложностью реализуемых на них булевых функций, для которых блоки $G(X)$ будут реализовывать менее сложные булевы функции. Относительно вопроса сложности реализации булевых функций можно рекомендовать обзор [32].

5. Заключение

При синтезе самопроверяемых цифровых устройств может использоваться предложенная в настоящей работе «базовая» структура с контролем вычислений по двум диагностическим признакам. Данная структура позволяет синтезировать устройства, функционирующие в импульсном режиме, что дает возможность более частой смены сигналов и, соответственно, формирования большего числа проверочных комбинаций для элементов СВК. Это и результаты, например, работ [6, 11], говорят об улучшении показателей контролепригодности при синтезе СВК по предлагаемому методу в сравнении с традиционными подходами к их синтезу. Указанные обстоятельства подчеркивают основное преимущество представленного метода – возможности повышения показателей контролепригодности, что актуально в практических приложениях при построении систем критического применения, в которых смена входных состояний, как правило, происходит редко [33-35].

Предложенный в статье метод дает возможность синтеза самопроверяемых устройств с меньшей избыточностью, чем при использовании метода дублирования. Однако в каждом отдельном случае устройств $F(X)$ это необходимо проверять. Исследования показателей «эффективности запаса по структурной избыточности» для типовых компонентов СВК на основе предлагаемого метода показывают рост величины ε^r и снижение величины ξ^r с ростом числа выходов n объектов диагностирования. Существенное влияние на показатели общей структурной избыточности неизменяемой части СВК оказывают показатели сложности реализации компаратора. Неизменяемая часть СВК, реализуемая по структуре рис. 1, оказывается более сложной, чем при дублировании. Поэтому требуется существенно упростить блок вычисления функций логической коррекции для того, чтобы добиться «выигрыша»

Табл.6. Значения величин ε^r и ξ^r.
Table 6. Values of ε^r and ξ^r.

n	Неизменяемая часть при дублировании, усл. ед.	Неизменяемая часть при ЛКС без компаратора, усл. ед.	Компаратор, усл. ед.	r	ε^r, усл. ед.	ξ^r, усл. ед.
7	1264	1440	0	0	–176	–176
8	1472	2880	192	1	–1408	–1600
9	1680	2880	192	2	–1200	–1392
10	1888	2880	192	3	–992	–1184
11	2096	2880	192	4	–784	–976
12	2304	2880	192	5	–576	–768
13	2512	2880	192	6	–368	–560
14	2720	2880	192	0	–160	–352
15	2928	4320	384	1	–1392	–1776
16	3136	4320	384	2	–1184	–1568
17	3344	4320	384	3	–976	–1360
18	3552	4320	384	4	–768	–1152
19	3760	4320	384	5	–560	–944
20	3968	4320	384	6	–352	–736
21	4176	4320	384	0	–144	–528
22	4384	5760	576	1	–1376	–1952
23	4592	5760	576	2	–1168	–1744
24	4800	5760	576	3	–960	–1536
25	5008	5760	576	4	–752	–1328
26	5216	5760	576	5	–544	–1120
27	5424	5760	576	6	–336	–912
…	…	…	…	…	…	…
71	14576	15840	1920	0	–1264	–3184
72	14784	15840	1920	1	–1056	–2976
73	14992	15840	1920	2	–848	–2768
74	15200	15840	1920	3	–640	–2560
75	15408	15840	1920	4	–432	–2352
76	15616	15840	1920	5	–224	–2144
77	15824	15840	1920	6	–16	–1936
…	…	…	…	…	…	…
99	20400	21600	2688	0	–1200	–3888
100	20608	21600	2688	1	–992	–3680
101	20816	21600	2688	2	–784	–3472
102	21024	21600	2688	3	–576	–3264
103	21232	21600	2688	4	–368	–3056
104	21440	21600	2688	5	–160	–2848
105	21648	21600	2688	6	48	–2640

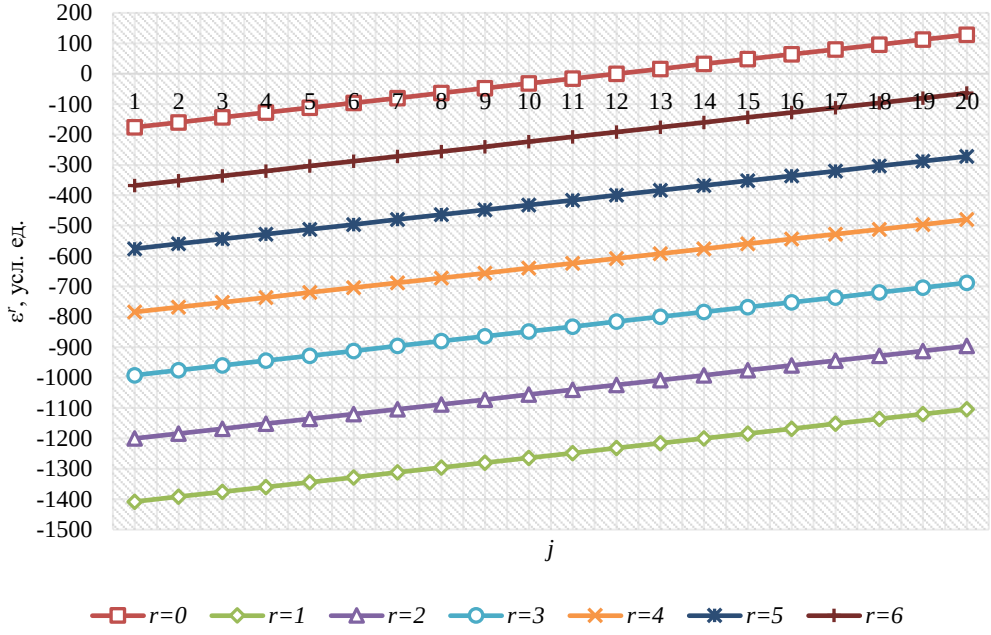

Рис. 2. Графики зависимостей величин ε^r от j.
Fig. 2. Graphs of ε^r versus j.

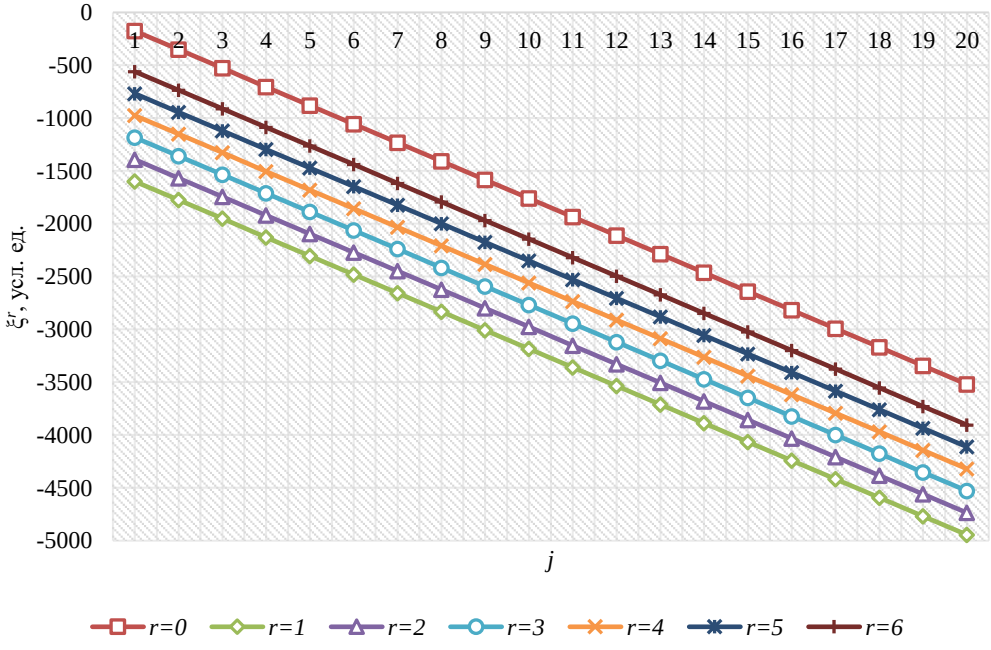

Рис. 3. Графики зависимостей величин ξ^r от j.
Fig. 3. Graphs of ξ^r versus j.

в структурной избыточности по сравнению с дублированием. Тем не менее, это возможно, как показано на простом примере.

Кроме того, следует обратить внимание на сам способ доопределения значений выходов блока вычисления функций логической коррекции, приводящий к следующим ограничениям применения метода. Во-первых, при использовании кода (7, 4) требуется формировать хотя бы единожды каждый контрольный вектор из восьми имеющихся. Таким образом, число аргументов должно быть $t \geq 3$, в противном случае данное условие не может быть выполнено. Во-вторых, так как требуется обеспечивать формирование довольно большого числа тестовых комбинаций для элементов *XOR*, для устройств с малым числом входов (при $t = 3, 4$) крайне сложно обеспечить условия самопроверяемости, поэтому применение структуры рис. 1 в данном случае имеет существенные ограничения. С ростом числа входов объекта диагностирования данная проблема нивелируется.

При использовании предложенной структуры будут обнаруживаться те неисправности, возникающие в блоке $F(X)$, которые будут вызывать обнаруживаемые кодом (7, 4) ошибки или нарушающие самодвойственность функций, формируемых на выходах БКС. Фактически для обнаружения любых ошибок, возникающих на выходах блока $F(X)$, требуется обеспечить отсутствие одновременных искажений значений всех функций, вычисляемых на выходах устройства, в каждой паре подаваемых входных комбинаций, или же исключить необнаруживаемые кодом Хэмминга ошибки. Это можно сделать всегда либо модификацией структуры блока $F(X)$, либо выделением групп из семи его выходов с использованием повторений выходов в группах по аналогии с методами, описанными в главе 6 [20]. С точки зрения моделей неисправностей могут рассматриваться, например, модель одиночной константной неисправности (stuck-at fault) внутренних логических элементов блока $F(X)$, модель мостиковой неисправности (bridging fault) или модели транзистора (устойчивых обрывов транзисторов SOP (stuck-open) и устойчивых замыканий транзисторов SON (stuck-on)) [36]. После выбора учитываемой модели неисправности уже осуществляется анализ возникающих на выходах блока $F(X)$ ошибок в значениях выходных функций при подаче заданного множества входных комбинаций.

Резюмируя, отметим, что представленный в статье метод синтеза СВК по двум диагностическим признакам интересен для практического применения. Он требует более серьезной экспериментальной проверки, в том числе, на тестовых схемах [37], а также моделирования для определения особенностей обнаруживаемых сочетаний искажений на выходах объектов диагностирования. Интерес представляет рассмотрение аналогичных «базовых» структур с контролем вычислений по двум диагностическим признакам для кодов Хэмминга при числе разрядов в кодовых словах $n = m + k = 3 + 4l$, $l \in \mathbb{N}_0$, кодеры которых являются самодвойственными цифровыми устройствами [6].

Проектировщикам высоконадежных и безопасных систем рекомендуется обратить внимание на результаты, полученные в настоящем исследовании.

Список литературы / References

[1]. Hamming R.W. Error Detecting and Correcting Codes. Bell System Technical Journal, 1950, 29 (2), pp. 147-160, DOI: 10.1002/j.1538-7305.1950.tb00463.x.

[2]. Sridhar K.P., Agalya R., Narmatha D., Vignesh B., Saravanan S. Test Data Compression Using Hamming Encoder and Decoder for System on Chip (SOC) Testing. 2014 International Conference on Circuits, Power and Computing Technologies (ICCPCT-2014), 20-21 March 2014, Nagercoil, India, doi: 10.1109/ICCPCT.2014.7054876.

[3]. Mehta U.S., Parmar H. Improvement in Error Resilience for Compressed VLSI Test Data Using Hamming Code Based Technique. 2015 International Conference on VLSI Systems, Architecture, Technology and Applications (VLSI-SATA), 08-10 January 2015, Bengaluru, India, doi: 10.1109/VLSI-SATA.2015.7050494.

[4]. Tshagharyan G., Harutyunyan G., Shoukourian S., Zorian Y. Experimental Study on Hamming and Hsiao Codes in the Context of Embedded Applications. Proceedings of 15th IEEE East-West Design & Test Symposium (EWDTS'2017), Novi Sad, Serbia, September 29 – October 2, 2017, pp. 25-28, doi: 10.1109/EWDTS.2017.8110065.

[5]. Stempkovsky A.L., Zhukova T.D., Telpukhov D.V., Gurov S.I. CICADA: A New Tool to Design Circuits with Correction and Detection Abilities. International Siberian Conference on Control and Communications (SIBCON), 13-15 May 2021, Kazan, Russia pp. 1-5, doi 10.1109/SIBCON50419.2021.9438900.

[6]. Ефанов Д.В., Погодина Т.С. Исследование свойств самодвойственных комбинационных устройств с контролем вычислений на основе кодов Хэмминга. Информатика и автоматизация, 2023, Том 22, №2, С. 349-392, DOI: 10.15622/ia.22.2.5. Efanov D.V., Pogodina T.S. Issledovanie svojstv samodvojstvennyh kombinacionnyh ustrojstv s kontrolem vychislenij na osnove kodov Hemminga. Informatika i avtomatizaciya, 2023, tom 22, issue 2, pp. 349-392 (in Russian). DOI: 10.15622/ia.22.2.5.

[7]. Ефанов Д.В. Особые свойства кодов Хэмминга, проявляющиеся при синтезе самопроверяемых цифровых устройств. Известия высших учебных заведений. Приборостроение, 2023, Т. 66, №2, С. 85-99, DOI: 10.17586/0021-3454-2023-66-2-85-99. Efanov D.V. Special Properties of Hamming Codes that Appear when Synthesizing Self-Checking Digital Devices. Izvestiya vysshih uchebnyh zavedenij. Priborostroenie, 2023, vol. 66, issue 2, pp. 85-99 (in Russian). DOI: 10.17586/0021-3454-2023-66-2-85-99.

[8]. Ефанов Д.В., Зуева М.В., Пашуков А.В. Исследование характеристик обнаружения ошибок кодами Хэмминга, учет которых целесообразен при синтезе самопроверяемых устройств автоматики. Автоматика на транспорте, 2023, Том 9, №3, С. 283-297, DOI: 10.20295/2412-9186-2023-9-03-283-297. Efanov D.V., Zueva M.V., Pashukov A.V. Study of the Characteristics of Error Detection with Hamming Codes, the Consideration of Which is Appropriate for the Synthesis of Automatic Devices with Fault Detection. Avtomatika na Transporte, 2023, vol. 9, issue 3, pp. 283-297 (in Russian). DOI: 10.20295/2412-9186-2023-9-03-283-297.

[9]. Ефанов Д.В. Предельные свойства кода Хэмминга в схемах функционального диагностирования. Информатика и системы управления, 2011, №3, С. 70-79. Efanov D.V. The Hamming Code's Limit Properties in Functional Control Scheme. Informatika i sistemy upravleniya, 2011, issue 3, pp. 70-79 (in Russian).

[10]. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Особенности применения кодов Хэмминга при организации самопроверяемых схем встроенного контроля. Известия высших учебных заведений. Приборостроение, 2018, Том 61, №1, С. 47-59, DOI: 10.17586/0021-3454-2018-61-1-47-59. Sapozhnikov V.V., Sapozhnikov Vl.V., Efanov D.V. Features of Hamming Codes Application in Self-Checking Test Circuit Organization. Izvestiya vysshih uchebnyh zavedenij. Priborostroenie, 2018, vol. 61, issue 1, pp. 47-59 (in Russian). DOI: 10.17586/0021-3454-2018-61-1-47-59.

[11]. Ефанов Д.В., Погодина Т.С. Самодвойственные цифровые устройства с контролем вычислений по кодам Сяо. Вестник Томского государственного университета. Управление, вычислительная техника и информатика, 2023, №63, С. 118-136, DOI: 10.17223/19988605/63/14. Efanov D.V., Pogodina T.S. Self-Dual Digital Devices with Calculations Testing by Hsiao Codes. Vestnik Tomskogo gosudarstvennogo universiteta. Upravlenie, vychislitel'naya tekhnika i informatika, 2023, issue 63, pp. 118-136 (in Russian). DOI: 10.17223/19988605/63/14.

[12]. Гессель М., Морозов А.В., Сапожников В.В., Сапожников Вл.В. Логическое дополнение – новый метод контроля комбинационных схем. Автоматика и телемеханика, 2003, №1, С. 167-176. Goessel M., Morozov A.V., Sapozhnikov V.V., Sapozhnikov Vl.V. Logic Complement, a New Method of Checking the Combinational Circuits. Avtomatika i Telemekhanika, 2003, issue 1, pp. 167-176. (in Russian).

[13]. Гессель М., Морозов А.В., Сапожников В.В., Сапожников Вл.В. Контроль комбинационных схем методом логического дополнения. Автоматика и телемеханика, 2005, №8, С. 161-172. Goessel M., Morozov A.V., Sapozhnikov V.V., Sapozhnikov Vl.V. Checking Combinational Circuits by the Method of Logic Complement. Avtomatika i Telemekhanika, 2005, issue 8, pp. 161-172. (in Russian).

[14]. Göessel M., Ocheretny V., Sogomonyan E., Marienfeld D. New Methods of Concurrent Checking: Edition 1, Dordrecht: Springer Science+Business Media B.V., 2008. 184 p.

[15]. Das D.K., Roy S.S., Dmitiriev A., Morozov A., Gössel M. Constraint Don't Cares for Optimizing Designs for Concurrent Checking by 1-out-of-3 Codes. Proceedings of the 10th International Workshops on Boolean Problems, Freiberg, Germany, September, 2012, pp. 33-40.

[16]. Efanov D., Sapozhnikov V., Sapozhnikov Vl., Osadchy G., Pivovarov D. Self-Dual Complement Method up to Constant-Weight Codes for Arrangement of Combinational Logical Circuits Concurrent Error-Detection Systems. Proceedings of 17th IEEE East-West Design & Test Symposium (EWDTS'2019), Batumi, Georgia, September 13-16, 2019, pp. 136-143, doi: 10.1109/EWDTS.2019.8884398.

[17]. Efanov D.V., Pivovarov D.V. The Hybrid Structure of a Self-Dual Built-In Control Circuit for Combinational Devices with Pre-Compression of Signals and Checking of Calculations by Two Diagnostic Parameters. Proceedings of 19th IEEE East-West Design & Test Symposium (EWDTS'2021), Batumi, Georgia, September 10-13, 2021, pp. 200-206, doi: 10.1109/EWDTS52692.2021.9581019.

[18]. Согомонян Е.С., Слабаков Е.В. Самопроверяемые устройства и отказоустойчивые системы. М.: Радио и связь, 1989. 208 с. Sogomonyan E.S., Slabakov E.V. The Self-Checking Devices and Fault-Tolerant Systems. M.: Radio and Communications. 208 p. (in Russian).

[19]. Nicolaidis M., Zorian Y. On-Line Testing for VLSI – A Compendium of Approaches. Journal of Electronic Testing: Theory and Applications, 1998, №12, pp. 7-20, DOI: 10.1023/A:1008244815697.

[20]. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Коды Хэмминга в системах функционального контроля логических устройств, СПб.: Наука, 2018, 151 с. Sapozhnikov V.V., Sapozhnikov Vl.V., Efanov D.V. Hamming Codes in Concurrent Error Detection Systems of Logic Devices. – St. Petersburg: Nauka, 2018, 151 p. (in Russian).

[21]. Carter W.C., Duke K.A., Schneider P.R. Self-Checking Error Checker for Two-Rail Coded Data. United States Patent Office, filed July 25, 1968, ser. No. 747533, patented Jan. 26, 1971, N. Y., 10 p.

[22]. Сапожников В.В., Сапожников Вл.В., Гессель М. Самодвойственные дискретные устройства, СПб: Энергоатомиздат (Санкт-Петербургское отделение), 2001. 331 с. Sapozhnikov V.V., Sapozhnikov Vl.V., Göessel M. Self-Dual Digital Devices. St. Petersburg: Energoatomizdat (St. Petersburg branch), 331 p. (in Russian).

[23]. Goessel M., Graf S. Error Detection Circuits, London: McGraw-Hill, 1994. 261 p.

[24]. SIS: A System for Sequential Circuit Synthesis / E. M. Sentovich, K. J. Singh, L. Lavagno, C. Moon, R. Murgai, A. Saldanha, H. Savoj, P. R. Stephan, R. K. Brayton, A. Sangiovanni-Vincentelli. Electronics Research Laboratory, Department of Electrical Engineering and Computer Science, University of California, Berkeley, 4 May 1992, 45 p.

[25]. Sentovich E.M., Singh K.J., Moon C., Savoj H., Brayton R.K., Sangiovanni-Vincentelli A. Sequential Circuit Design Using Synthesis and Optimization. Proceedings IEEE International Conference on Computer Design: VLSI in Computers & Processors, 11-14 October 1992, Cambridge, MA, USA, pp. 328-333, doi: 10.1109/ICCD.1992.276282.

[26]. Dmitriev A., Saposhnikov V., Saposhnikov V., Goessel M. New Self-Dual Circuits for Error Detection and Testing // VLSI Design, 2000, Vol. 11, Issue 1, pp. 1-21, doi: 10.1155/2000/84720.

[27]. Гессель М., Мошанин В.И., Сапожников В.В., Сапожников Вл.В. Обнаружение неисправностей в самопроверяемых комбинационных схемах с использованием свойств самодвойственных функций. Автоматика и телемеханика, 1997, №12, С. 193-200. Göessel M., Moshanin V.I., Sapozhnikov V.V., Sapozhnikov Vl.V. Fault Detection in Self-Test Combination Circuits Using the Properties of Self-Dual Functions. Avtomatika i Telemekhanika, 1997, issue 12, pp. 193-200 (in Russian).

[28]. Ефанов Д.В. Синтез самопроверяемых комбинационных устройств на основе метода логической коррекции сигналов с применением кодов Боуза – Лина. Информационные технологии, 2023, Том 29, №10, С. 503-511, DOI: 10.17587/it.29.503-511. Efanov D.V. Self-Checking Combinational Devices Synthesis Based on the Boolean Signal Correction Method Using Bose-Lin Codes. Information Technologies, 2023, Vol. 29, issue 10, pp. 503-511 (in Russian). DOI: 10.17587/it.29.503-511.

[29]. Аксенова Г.П. Необходимые и достаточные условия построения полностью проверяемых схем свертки по модулю 2. Автоматика и телемеханика, 1979, №9, С. 126-135. Necessary and Sufficient Aksenova G.P. Conditions for Design of Completely Checkable Modulo 2 Convolution Circuits. Avtomatika i Telemekhanika, 1979, issue 9, pp. 126-135 (in Russian).

[30]. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Метод функционального контроля комбинационных логических устройств на основе кода «2 из 4». Известия высших учебных заведений. Приборостроение, 2016, Том 59, №7, С. 524-533, DOI: 10.17586/0021-3454-2016-59-7-524-533. Sapozhnikov V.V., Sapozhnikov Vl.V., Efanov D.V. Method of Operation Control Over Combinatory Logic Device Based on 2-out-of-4 Code. Izvestiya vysshih uchebnyh zavedenij. Priborostroenie, 2016, vol. 59, issue 7, pp. 524-533 (in Russian). DOI: 10.17586/0021-3454-2016-59-7-524-533.

[31]. Закревский А.Д., Поттосин Ю.В., Черемисинова Л.Д. Логические основы проектирования дискретных устройств, М.: Физматлит, 2007. 592 с. Zakrevsky A.D., Pottosin Yu.V.,

Cheremisinova L.D. Logical Foundations of Designing Discrete Devices, M.: Fizmatlit, 2007. 592 p. (in Russian).

[32]. Коршунов А.Д. Сложность вычислений булевых функций. Успехи математических наук, 2012, Том 67, №1 (403), С. 97-168, DOI: 10.4213/rm9459. Korshunov A.D. Computational complexity of Boolean functions. Uspekhi matematicheskih nauk, 2012, vol. 67, issue 1 (403), pp. 97-168 (in Russian). DOI: 10.4213/rm9459.

[33]. Drozd A., Kharchenko V., Antoshchuk S., Sulima J., Drozd M. Checkability of the Digital Components in Safety-Critical Systems: Problems and Solutions. Proceedings of 9th IEEE East-West Design & Test Symposium (EWDTS'2011), Sevastopol, Ukraine, 2011, pp. 411- 416, doi: 10.1109/EWDTS.2011.6116606.

[34]. Дрозд А.В., Харченко В.С., Антощук С.Г., Дрозд Ю.В., Дрозд М.А., Сулима Ю.Ю. Рабочее диагностирование безопасных информационно-управляющих систем. Под ред. А.В. Дрозда и В.С. Харченко, Харьков: Национальный аэрокосмический университет им. Н.Е. Жуковского «ХАИ», 2012, 614 с. Drozd A.V., Kharchenko V.S., Antoshchuk S.G., Drozd Yu.V., Drozd M.A., Sulima Yu.Yu. (2012) Working Diagnostics of Safe Information and Control Systems. Edited by A.V. Drozd and V.S. Kharchenko. Khar'kov: N.E. Zhukovsky National Aerospace University «KAI». 614 p. (in Russian).

[35]. Сапожников Вл.В. Синтез систем управления движением поездов на железнодорожных станциях с исключением опасных отказов, М.: Наука, 2021. 229 с. Sapozhnikov Vl.V. Synthesis of Train Traffic Control Systems at Railway Stations with the Exception of Dangerous Failures. M. Nauka. 229 p. (in Russian).

[36]. Багхдади А.А.А., Хаханов В.И., Литвинова Е.И. Методы анализа и диагностирования цифровых устройств (аналитический обзор) // Автоматизированные системы управления и приборы автоматики, 2014, № 166, с. 59-74. Baghdadi A.A.A., Hahanov V.I., Litvinova E.I. Metody analiza i diagnostirovaniya cifrovyh ustrojstv (analiticheskij obzor) // Avtomatizirovannye sistemy upravleniya i pribory avtomatiki, 2014, № 166, s. 59-74 (in Russian).

[37]. Collection of Digital Design Benchmarks: https://ddd.fit.cvut.cz/www/prj/Benchmarks/

Информация об авторах / Information about authors

Дмитрий Викторович ЕФАНОВ – доктор технических наук, профессор, действительный член Международной Академии транспорта, член Института инженеров электротехники и электроники, профессор Высшей школы транспорта Института машиностроения, материалов и транспорта Санкт-Петербургского политехнического университета Петра Великого (СПбПУ Петра Великого), профессор кафедры «Автоматика, телемеханика и связь на железнодорожном транспорте» Российского университета транспорта (МИИТ). Сфера научных интересов: дискретная математика; железнодорожная автоматика и системы управления; интеллектуальные транспортные системы и технологии; методы непрерывного мониторинга транспортных систем, систем автоматического управления, сложных инженерных конструкций и сооружений; надежность, безопасность и техническая диагностика дискретных систем; синтез отказоустойчивых и безопасных систем управления; синтез самопроверяемых схем встроенного контроля устройств автоматики.

Dmitry Viktorovich EFANOV – Dr. Sci. (Tech.), Professor, Full-member of the International Transport Academy, IEEE member, Professor of Transport Higher School of Mechanical Engineering, Material and Transport Institute at Peter the Great Saint Petersburg Polytechnic University, Professor of Automation, Remote Control and Communication on Railway Transport Department, Russian University of Transport. Research interests: discrete mathematics; railway automation and control systems; intelligent transport systems and technologies; methods of health monitoring of transportation systems, automatic control systems, complex engineering structures and structures; reliability, safety and technical diagnostics of discrete systems; synthesis of fault-tolerant and safe control systems; synthesis of self-checking circuits built-in control of automation devices.